

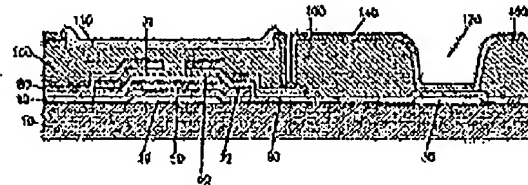
Liquid crystal display using organic insulating material and manufacturing methods thereof

| | | | |
|--------------------------|--|--------------------|------------------|
| Publication number | CN1183570 | Also published as: | |
| Publication date | 1998-06-03 | | US6057896 (A) |
| Inventor | RHO SOO GUY (KR); LEE JUNG HO (KR) | | JP2004110054 (A) |
| Applicant | SAMSUNG ELECTRONICS CO., LTD (KR) | | JP10186400 (A) |
| Classification | | | CN1148600C (C) |
| International | G02B5/00; G02F1/1333; G02F1/1335; G02F1/1339; G02F1/136; G02F1/1362; G02F1/1368; H01L21/336; H01L29/786; G02B5/00; G02F1/13; H01L21/02; H01L29/88; (IPC1-7) G02F1/13 | | |
| European | G02F1/1362; G02F1/1362H | | |
| Application number | CN10971022012-19971125 | | |
| Priority number(s) | KR19960057610-19961126; KR19970038854-19970614; KR19970048775-19970926 | | |
| Report a data error here | | | |

Abstract not available for CN1183570

Abstract of corresponding document: US6057896

A passivation layer is formed by coating a flowable insulating material on the substrate where a thin film transistor and a storage capacitor electrode, and a pixel electrode is formed on the passivation layer. A portion of the passivation layer is etched using the pixel electrode as a mask to make a groove on the thin film transistor, and then a black matrix is formed by filling an organic black photoresist in the groove. To increase the storage capacitance, a portion of the passivation layer is removed or to form a metal pattern on the storage capacitor electrode. A flowable insulating material is used as a gate insulating layer to planarize the substrate. In the case of the etch stopper type thin film transistor, a photo definable material is used as the etch stopper layer to reduce the parasitic capacitance between the gate electrode and the drain electrode.



Data supplied from the esp@cenet database - Worldwide

[19]中华人民共和国专利局

[51]Int.Cl⁶

G02F 1/13



[12] 发明专利申请公开说明书

[21] 申请号 97122912.0

[43]公开日 1998年6月3日

[11] 公开号 CN 1183570A

[22]申请日 97.11.25

[30]优先权

[32]96.11.26 [33]KR [31]57610 / 96

[32]97.8.14 [33]KR [31]38854 / 97

[32]97.9.25 [33]KR [31]48775 / 97

[71]申请人 三星电子株式会社

地址 韩国京畿道

[72]发明人 卢水贵 李庭镐

[74]专利代理机构 柳沈知识产权律师事务所

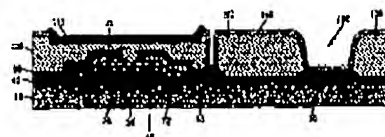
代理人 陶凤波

权利要求书 5 页 说明书 12 页 附图页数 24 页

[54]发明名称 使用有机绝缘材料的液晶显示器及其制造方法

[57]摘要

通过在基片上涂可流动的绝缘材料形成一钝化层，薄膜晶体管和存储电容器电极以及像素电极形成于钝化层上。使用像素电极作为掩模刻蚀钝化层的一部分，在薄膜晶体管上形成沟槽，接着，通过在沟槽中填充一种有机黑色光致抗蚀剂形成黑色基体。为增大存储电容，去除钝化层的一部分或者在存储电容器电极上形成一金属图案。一种可流动的绝缘材料用作栅绝缘层以使基片表面平面化。在刻蚀阻挡层型薄膜晶体管中，使用一种感光材料作为刻蚀阻挡层以减小栅电极和漏极间的寄生电容。



(BJ)第 1456 号

97122912.0

权 利 要 求 书

第1/5页

1. 一种用于液晶显示器的薄膜晶体管基片, 包括:
一个透明绝缘基片;
5 一基片上的薄膜晶体管, 它包括一栅电极, 一个漏极, 一个源极, 一个栅绝缘层和一个半导体层;
一个在薄膜晶体管上与基片相对的钝化层, 该钝化层具有一可流动的绝缘材料, 其具有临近薄膜晶体管的沟槽;
填充于沟槽内的黑色基体; 和
10 连接到漏极的像素电极。
2. 如权利要求1所述的薄膜晶体管基片, 其中, 钝化层有一个露出漏极的第一接触孔, 像素电极在钝化层上并通过第一接触孔连接到漏极上。
3. 如权利要求2所述的薄膜晶体管基片, 还包括一基片上的存储电容器电极, 其中, 该栅绝缘层延伸到存储电容电极上的与基片相对侧, 并且其中
15 像素电极延伸在栅绝缘层上的与存储电容电极相对侧。
4. 如权利要求3所述的薄膜晶体管基片, 其中, 钝化层是由有机绝缘层制成的。
5. 如权利要求4所述的薄膜晶体管基片, 其中, 钝化层的介电常数是2.4 - 3.7。
20 6. 如权利要求3所述的薄膜晶体管基片, 其中, 黑色基体是由有机黑色光致抗蚀剂制成的。
7. 如权利要求6所述的薄膜晶体管基片, 其中, 有机黑色光致抗蚀剂的表面电阻等于或大于 10^{10} 欧姆/方。
8. 如权利要求3所述的薄膜晶体管基片, 其中, 钝化层延伸至存储电容
25 器电极上的栅绝缘层上。
9. 如权利要求8所述的薄膜晶体管基片, 还包括一位于存储电容器电极上的栅绝缘层之上的金属图案, 并且
其中, 栅绝缘层有一个露出存储电容器电极的第二接触孔, 金属图案通过第二接触孔连接到存储电容器电极。
30 10. 如权利要求8所述的薄膜晶体管基片, 其中, 位于存储电容器电极

97122912.0

权 利 要 求 书 第2/5页

上的钝化层部分比钝化层的其它部分薄。

11. 如权利要求3所述的薄膜晶体管基片, 其中, 存储电容器电极上的栅绝缘层部分比栅绝缘层的其它部分薄。

12. 如权利要求11所述的薄膜晶体管基片, 其中, 栅绝缘层包括蚀速率不同的两层, 而在存储电容器电极上的栅绝缘层部分仅有一层。

13. 如权利要求3所述的薄膜晶体管基片, 还包括一个在存储电容器电极之上的金属图案并连接到像素电极上。

14. 一种用于液晶显示器的薄膜晶体管基片, 包括:

一个透明绝缘基片;

10 一个基片上的薄膜晶体管, 该薄膜晶体管包括一个栅极、一个漏极、一个源极、一个栅绝缘层和一个半导体层;

一个在薄膜晶体管上的与基片相对的钝化层, 该钝化层上具有与薄膜晶体管相临的沟槽; 以及

一个沟槽中的黑色基体。

15 15. 根据权利要求14所述的薄膜晶体管基片, 还包括一个连接到漏极的像素电极, 其中, 钝化层包括一个露出漏极的第一接触孔, 像素电极在钝化层上, 并通过第一接触孔连接到漏极。

16. 根据权利要求15所述的薄膜晶体管基片, 还包括一个基片上的存储电容电极, 其中, 栅绝缘层延伸在存储电容电极上并与基片相对, 并且其中, 20 像素电极延伸在栅绝缘层上, 与由栅绝缘层覆盖的存储电容电极相对, 并且位于像素电极之下。

17. 根据权利要求16所述的薄膜晶体管基片, 其中, 黑色基体包括一有机黑色光致抗蚀剂。

18. 根据权利要求17所述的薄膜晶体管基片, 其中, 有机黑色光致抗蚀 25 剂的表面电阻等于或大于 10^{10} 欧姆/方。

19. 一种用于液晶显示器的薄膜晶体管基片, 包括:

一个透明绝缘基片;

一个基片上的栅极;

一个栅极上的栅绝缘层, 该栅绝缘层包括有机绝缘材料;

30 一个栅绝缘层上的半导体层; 以及

半导体上的一个源极和一个漏极, 它们彼此隔开。

97122912.0

权 利 要 求 书 第3/5页

20. 根据权利要求 19 所述的薄膜晶体管基片, 其中, 半导体层包括不定形硅。
21. 根据权利要求 19 所述的薄膜晶体管基片, 其还包括在栅绝缘层和半导体层之间的氮化硅层。
- 5 22. 一种用于液晶显示器的薄膜晶体管基片的制造方法, 其包括以下步骤:
- 形成一栅极图案, 它包括透明绝缘基片上的一个栅极线和一个栅极;
形成一个在基片上的栅绝缘层, 包括在栅极线和栅极上的栅绝缘层;
形成在栅绝缘层上的一半导体层;
- 10 形成一数据图案, 一个源极和一个漏极, 该数据图案包括一个与栅极线交叉的数据线, 该源极是数据线的一个分支;
使用一可流动的绝缘材料涂一层钝化层以形成平坦表面;
通过刻蚀钝化层形成一个露出漏极的第一接触孔;
在由栅极线和数据线所确定的区域中的钝化层上形成一像素电极;
- 15 使用像素电极作掩模刻蚀钝化层以形成一个沟槽;
在沟槽中形成一黑色基体。
23. 如权利要求 22 所述的方法, 其中, 钝化层是由有机绝缘层制成。
24. 如权利要求 23 所述的方法, 其中, 钝化层的介电常数是 2.4 - 3.7。
25. 如权利要求 22 所述的方法, 其中, 黑色基体是由有机黑色光致抗蚀剂制成。
- 20 26. 如权利要求 25 所述的方法, 其中, 有机黑色光致抗蚀剂的表面电阻大于 10^{10} 欧姆/方。
27. 如权利要求 22 所述的方法, 还包括一个在像素电极下的基片上形成一存储电容器电极的步骤。
- 25 28. 如权利要求 27 所述的方法, 还包括刻蚀存储电容器电极上的钝化层部分的步骤。
29. 如权利要求 28 所述的方法, 还包括刻蚀栅绝缘层中位于存储电容器电极上的部分的步骤。
30. 如权利要求 28 所述的方法, 其中, 栅绝缘层具有双层结构, 包括一个下层和一个上层, 仅有存储电容器电极上的上层部分被刻蚀掉。
- 30 31. 如权利要求 27 所述的方法, 还包括下列步骤:

97122912.0

权 利 要 求 书 第4/6页

- 在栅绝缘层中位于存储电容器电极上的部分形成一金属图案;
在钝化层中形成第二接触孔以露出金属图案;
其中像素电极通过第二接触孔连接到金属图案。
32. 如权利要求 27 所述的方法, 还包括下列步骤:
- 5 在栅绝缘层中形成第二接触孔以露出存储电容器电极;
形成一金属图案, 它通过栅绝缘层上的第二接触孔连接到存储电容器电极上。
33. 如权利要求 22 所述的方法, 其中, 栅绝缘层由具有平坦表面的有机绝缘材料制成。
- 10 34. 如权利要求 33 所述的方法, 还包括在栅绝缘层上形成一氮化硅层的步骤。
35. 如权利要求 34 所述的方法, 其中, 氮化硅层仅位于半导体层之下。
36. 如权利要求 35 所述的方法, 其中, 半导体层由不定形硅制成。
37. 如权利要求 22 所述的方法, 还包括使用感光有机材料在半导体层上
- 15 形成一刻蚀阻挡层的步骤。
38. 如权利要求 37 所述的方法, 其中, 形成刻蚀阻挡层的步骤包括下列步骤:
- 涂一层感光材料;
- 使用具有刻蚀阻挡层图案的掩模从基片前部对感光材料层曝光;
- 20 对感光材料层显影以形成一刻蚀阻挡层。
39. 如权利要求 38 所述的方法, 还包括在从基片前部曝光的步骤之前从基片的背部曝光的步骤。
40. 如权利要求 38 所述的方法, 还包括显影步骤之后的退火步骤。
41. 如权利要求 40 所述的方法, 还包括使用刻蚀阻挡层作掩模刻蚀半导
- 25 体层的步骤。
42. 一种用于液晶显示器的薄膜晶体管基片的制造方法, 包括下列步骤:
- 形成一栅极图案, 它包括一栅极线和一栅电极, 栅电极是透明绝缘基片上的栅极线的一个分支;
- 30 使用可流动的绝缘材料形成一栅极绝缘层;
- 在栅绝缘层上形成一氮化硅层;

97122912.0

权 利 要 求 书 第5/5页

在氮化硅层上形成一半导体层;

形成一数据图案, 它包括一与栅极线交叉的数据线、作为数据线的一个分支的源极和一个漏极。

43. 如权利要求 42 所述的方法, 其中, 栅绝缘层是由有机绝缘材料制成。
5

44. 如权利要求 43 所述的方法, 其中, 氮化硅层仅位于半导体层之下。

45. 如权利要求 44 所述的方法, 其中, 半导体层包括不定形硅。

薄膜晶体管基片及其制造方法

5 本发明涉及一种薄膜晶体管液晶显示器,更具体地说,涉及一种其黑色基体形成于一薄膜晶体管基片之上的薄膜晶体管液晶显示器及其制造方法。

大多数液晶显示器包括一薄膜晶体管(TFT)基片和一个彩色滤光基片。黑色基体一般形成于彩色滤光基片之上,用于阻挡像素间部分光的泄漏。

10 然而,TFT基片与彩色滤光基片间的错位使得难以很好地阻挡光的泄漏。因此,最近提出了一种在薄膜晶体管上形成黑色基体的方法,它称为 TFT 上的黑色基体(BM on TFT)。

图1显示了一种常规的 BM on TFT 型 TFT 基片。

如图1所示,一栅电极2和一存储电容器电极3形成于一透明基片1
15 上。一栅绝缘层4形成于栅电极2和存储电容器电极3上。一不定形硅层5、一刻蚀阻挡层6和一个n'不定形硅层7顺序地淀积在位于栅电极2上的栅绝缘层4上。一源极8与一漏极9形成于n'不定形硅层7之上,源极8连接到数据线上(未显示)。栅电极2、栅绝缘层4、不定形硅层5、n'不定形硅层7、源极8和漏极9形成一个薄膜晶体管(TFT)。一钝化层10形成于 TFT
20 和栅绝缘层4上;一黑色基体形成于 TFT 上的钝化层10上。由 ITO(铟锡氧化物)制成的一像素电极12形成于像素区中的钝化层10上,并通过钝化层10中的一个接触孔连接到漏极9上。

因为像素电极12接近数据线,当液晶显示器处于操作状态时,像素电极12与数据线之间产生耦合电容,耦合电容使显示信号失真。

25 由于黑色基体11形成于 TFT 上,TFT 附近部分与像素电极12间的高度差变大,从而使校准层产生缺陷,因而引起泄漏。尽管可以通过增加黑色基体的宽度来减少光泄漏,但这样一来,开口率减小了。

另一方面,液晶显示器包含两个有一定间距的相互平行的基片和它们中间的一个液晶层。将隔垫插入到基片间以保持单元(cell,又称液晶盒)间隙恒

30

97122912.0

说明书 第2/12页

定不变,单元间隙即注入到两基片间的液晶层的厚度,通常使用具有均匀大小的球状隔垫,隔垫平坦地放置在像素电极12上,由于彩色滤光基片与 TFT 基片的高度差,很难形成均匀的单元间隙,因此,液晶层的厚度就变成不均匀的,显示特性变差,而且,像素电极12上的隔垫可能使校准层引起缺陷,并可能引起背光单元的光的散射,从而引起液晶单元的透射率低以及光泄漏。

因而,本发明的一个目的是减少在数据线和像素电极间产生的耦合电容。

本发明的另一目的是减少校准层的缺陷。

10 本发明的另一目的是增加液晶显示器的开口率。

本发明的另一目的是保持液晶显示器的单元间隙均匀。

本发明的另一目的是通过减少背照光的散射来增大透射率并减少光泄漏。

根据本发明,这些和其它目的、特性及优点是由具有由可流动的绝缘材料制成的钝化层的液晶显示器提供的,可流动的绝缘材料最好是有机绝缘材料,其介电常数最好在2.4 - 3.7之间,具有平坦表面的钝化层形成于栅极线、数据线和 TFT 基片中的各个薄膜晶体管上,以防止形成于钝化层上的像素电极的信号和形成于钝化层下的数据线的信号间产生干涉。

20 钝化层在栅极线、数据线和各薄膜晶体管上的一部分被移去,形成一凹槽,由有机黑色光致抗蚀剂制成的黑色基体填充在凹槽中。

钝化层的厚度为2.0 ~ 4.0 μm (微米),具有足够的绝缘特性,黑色基体的厚度是0.5 ~ 1.7 μm 。

在像素区中,存储电容器电极形成于一个透明基片上,从而在钝化层上形成了一个具有像素电极的存储电容器,为增大存储电容量,位于存储电容器电极上的钝化层部分要变薄或除去。

25 补偿存储电容的另一方式是,例如,使处于存储电容器电极与像素电极间的栅绝缘层变薄。另一例子是,一个暴露存储电容器电极的接触孔形成于栅绝缘层中,一金属图案形成于栅绝缘层上,并通过接触孔连接到存储电容器电极上。另一实施例中,一连接到像素电极的金属图案可形成于存储电容器电极上的栅绝缘层部分上。

30 一可流动的绝缘层也用作栅绝缘层,以使栅绝缘层具有平坦的表面,这

97122912.0

说明书 第3/12页

样减小了栅极和漏极间的寄生电容。一氮化硅层可形成于可流动的栅绝缘层和由不定形硅制成的半导体层之间，以阻止不定形硅层的界面特性变坏。最好使用有机绝缘材料，有机栅绝缘层的厚度最好是 2,500 - 5,500 埃。氮化硅层的厚度最好是 500 ~ 800 埃。

- 5 对于一刻蚀阻挡型 TFT 基片，一种感光材料(photo definable material)用作刻蚀阻挡层，以减小栅极和漏极间的寄生电容，使过程变得简单。最好使用有机材料，刻蚀阻挡层的厚度最好为 3,000 - 5,000 埃。

- 为保持 TFT 基片和彩色滤光基片间的单元间隙，由感光有机材料制成的隔垫形成于彩色滤光基片上。隔垫形成于彩色滤光片之间，它们形成的位置
10 相应于 TFT 基片上的各薄膜晶体管。

为制造本发明的 TFT 基片，用于形成一栅绝缘层的可流动绝缘层涂于一具有栅电极的基片上。一氮化硅层淀积于可流动的绝缘层上。一半导体层形成于氮化硅层上，除位于半导体层下的部分外，氮化硅层被刻蚀掉。

- 在刻蚀阻挡层是由感光材料制成的情况下，一感光有机层涂于半导体层
15 上，并构图以形成一刻蚀阻挡层。使刻蚀阻挡层构图的方法包括以下步骤：从基片背侧将有机层曝光；使用一刻蚀阻挡掩模从基片的前侧将有机层曝光；使有机层显影；以及对有机层进行热处理。

接着，一欧姆接触层，一数据图案顺序形成。涂上用于钝化层的可流动的绝缘材料，钝化层位于存储电容器电极上的部分被除去。

- 20 然后，淀积一 ITO(铟锡氧化物)层，并构图在像素区形成一像素电极，使用像素电极作为掩模将钝化层刻蚀到一深度，有机黑色光致抗蚀剂平坦地填充于刻蚀区，形成一黑色基体。

以下结合附图来详述本发明的优选实施例。附图中：

- 图 1 是一现有的 BM on TFT 基片的剖视图；
25 图 2 显示了本发明第一实施例的一 TFT 基片的平面布置图；
图 3 示出了图 2 所示的 TFT 基片沿 III - III'线的剖视图；
图 4 - 11 分别是第二至第九实施例的 TFT 基片的剖视图；
图 12 示出了本发明一个实施例的彩色滤光基片的剖视图；
图 13 示出了本发明一个实施例的液晶显示器单元的剖视图；
30 图 14A 示出了图 12 所示的彩色滤光基片的平面布置图，以显示隔垫的位置；

图 14B 是图 14A 所示的彩色滤光基片沿 XIV - XIV' 线的剖视图;

图 15A, 16A 和 17A 显示了本发明第一实施例的中间结构的平面布置图, 用以说明制造 TFT 基片的一种方法;

图 15B, 16B 和 17B 示出了 TFT 基片沿图 15A 的 XV - XV' 线, 图 16A 的 XVI - XVI' 线和图 17A 的 XVII - XVII' 线的剖视图;

图 18 和 19 显示了本发明的第六实施例中间结构的剖视图, 用以说明制造 TFT 基片的一种方法.

图 20 和 21 显示了本发明第八实施例中间结构的剖视图, 用以说明制造 TFT 基片的一种方法.

下文中将参考附图对本发明进行更为完整的描述, 附图中显示了本发明的优选实施例. 然而, 本发明可以有不同的实施形式, 并不局限于这里提出的实施例. 相反, 这些实施例是为了充分地公开本发明并使本领域的技术人员更完整地理解本发明的范畴. 在附图中, 为了清晰起见, 对层和区域的厚度进行了放大.

根据本发明的实施例, 液晶显示器包括一个由 TFT 基片和一彩色滤光基片组成的液晶单元; 注射到单元中的液晶材料; 驱动集成电路(ICs)以及辅助装置.

图 2 显示了本发明第一实施例的 TFT 基片的平面布置图, 图 3 示出了图 2 所示的 TFT 基片沿 III - III' 线的剖视图.

如图 2 和 3 所示, 从外部传送扫描信号的栅极线 21、作为栅极线 21 的分支的栅电极 20 和平行于栅极线 21 的存储电容器电极 30 形成于一透明绝缘基片 10, 诸如玻璃上. 栅绝缘层 40 形成于其上.

垂直于栅极线 21 并从外部传送显示信号的数据线 81 形成于栅绝缘层 40 的部分上. 不定形硅(a - Si)层 50 形成于位于栅电极 20 上的栅绝缘层 40 上. 刻蚀阻挡层 60 和由重掺杂的具有 n 型离子(n⁺ a - Si)的不定形硅制成的欧姆接触层 71 和 72 顺序形成于 a - Si 层 50 上. 源极 80 和漏极 90 分别形成于欧姆接触层 71 和 72 上, 且将源极 80 连接到数据线 81.

这里, 栅电极 20、源极 80、漏极 90、栅绝缘层 40、欧姆接触层 71 和 72 以及 a - Si 层 50 形成一个 TFT, TFT 的沟道产生于源极 80 和漏极 90 间的 a - Si 层 50 部分. 当扫描信号通过栅极线 21 施加于栅电极 20 时, TFT 导通, 通过数据线 81 到达源极 80 的显示信号通过 a - Si 层 50 内的沟道流

97122912.0

说明书 第5/12页

入漏极 90。

具有平坦表面的钝化层 100 形成于 TFT 和栅绝缘层 40 上，钝化层 100 是由一种可流动的有机绝缘材料制成，它具有 2.4 - 3.7 的低介电常数，厚度为 2.0 - 4.0 μm 。

- 5 与通常用作钝化层的氮化硅层相比，比氮化硅层厚 10 倍的有机绝缘层具有几乎相同的透射率。例如，相对于可见光来说，2.5 微米的有机绝缘层与 0.2 微米的氮化硅层具有相同的透射率。

可流动的绝缘材料可以是例如由 Dow Chemical Co. 生产的 photo - BCB、BCB 或 PFCB；由 JSR Co. 生产的聚丙烯光致抗蚀剂；和聚酰亚胺和 SOG(Spin on glass)。由于这些材料是可流动的，通过使用旋涂法就能使钝化层具有平坦的表面。

- 10 钝化层 100 具有一暴露漏极 90 的接触孔 130，钝化层 100 位于存储电容器电极 30 上的部分变薄以形成一沟槽或除掉以露出栅绝缘层 40。在由栅极线 21 和数据线 81 确定的像素区中，由 ITO(铟锡氧化物)制成的像素电极 140 形成于钝化层 100 上。像素电极 140 通过接触孔 130 连接到漏极 90 上，并从漏极 90 接收显示信号以驱动液晶分子。

- 20 钝化层上没有被像素电极 140 覆盖的部分位于 TFT、栅极线 21 和数据线 81 上，被刻蚀一定深度以形成一沟槽。由有机黑色光致抗蚀剂制成的黑色基体 110 填充在沟槽中并具有一平坦表面。黑色基体 110 的厚度是 0.5 - 1.7 微米，黑色基体 110 的光学密度等于或大于 2.5，以便使之具有足够的光屏蔽特性。黑色基体 110 的厚度可随可得到的材料而改变，特别是其厚度依赖于材料的光学密度。如果使用具有高光学密度的材料，可降低黑色基片的厚度。由于像素电极 140 和钝化层 100 相接触，最好黑色基体 110 具有较高电阻，例如，它的表面电阻最好等于或大于 $10^{10} \Omega/\text{方}$ 。

- 25 碳基有机材料或颜料型有机材料可用作黑色基体 110，由于碳基有机材料的光学密度比颜料型材料高，最好用碳基有机材料。然而，具有高光学密度的石墨型有机材料由于它的低表面电阻，不太适合用于黑色基体。

- 30 存储电容器电极 30 和像素电极 140 形成一个存储电容器。由于电极 30 和 140 间有厚的钝化层 100，存储电容不够大。为了补偿存储电容，在电极 30 和 140 间的钝化层部分可除掉或变薄。

TFT 基片还可以有一些其它改进结构以补偿存储电容。图 4 - 6 示出了

97122912.0

说明书 第6/12页

本发明的第二至四实施例的 TFT 基片的剖视图, 这些实施例通过改进补偿了存储电容。

根据本发明的第二实施例, 如图 4 所示, 钝化层 100 位于存储电容器电极 30 上的部分被除去, 且栅绝缘层 40 位于存储电容器电极 30 上的部分比其它部分薄一些。为保持栅绝缘层 40 位于存储电容器电极 30 上的部分的厚度均匀, 栅绝缘层 40 可包括具有不同刻蚀率的两层, 位于存储电容器电极 30 上的上层部分可被除去。

根据本发明第三实施例, 如图 5 所示, 一在栅绝缘层 40 位于存储电容器电极 30 上的部分之上形成了一金属图案 31。金属图案 31 通过栅绝缘层 40 中的接触孔 32 连接到存储电容器电极 30, 并且被钝化层 100 所覆盖。

根据本发明第四实施例, 如图 6 所示, 一在栅绝缘层 40 位于存储电容器电极 30 上的部分之上形成了一金属图案 31。位于金属图案 31 上的钝化层 100 部分被除去, 形成一接触孔 120, 像素电极 140 通过接触孔 120 覆盖于金属图案 31 上。

如上所述, 由于具有低介电常数的有机钝化层 100 形成于像素电极 140 和数据线 81 之间, 像素电极 140 和数据线 81 间的耦合电容减小, 因而像素电极 140 有可能覆盖数据线 81 和栅极线 21。相应地, 通过减小黑色基体所占的面积并增大像素电极所占的面积, 可使 TFT 的开口率(aperture ratio)变大。

另外, 由于黑色基体 110 形成于 TFT 基片上, 由黑色基体的背光反射产生的光感应泄漏电流减小。而且, 由于 TFT 基片的表面是平坦的, 因而, 阻止或减小了由图案高度差而引起的校准层缺陷问题。

图 7 示出了本发明第五实施例的回蚀型 TFT 基片的剖视图, 其 TFT 的平面布置图大致上同图 2 一样。本实施例的 TFT 基片的结构基本上同图 3 所示的第一实施例相同。然而, 本实施例的 TFT 没有刻蚀阻挡层。

因此, TFT 的 a-Si 层 50 的沟道区直接与有机绝缘层相接触, 然而, 事实证明 TFT 的特性不受影响。

除了 TFTs 的结构之外, 类似于本发明第二至四实施例, TFT 基片可具有一些其它改进结构以补偿存储电容。

一种可流动的绝缘层也用作栅绝缘层以使栅绝缘层具有平坦的表面。根据本发明的第六实施例, 一栅绝缘层是包括一可流动的绝缘层和一氮化硅层

97122912.0

说明书 第7/12页

的双层结构。图8显示了本发明第六实施例的TFT基片的剖视图，TFT的平面布置图基本上同图2一样。

厚度为2,500 - 5,500埃的可流动的有机绝缘层41形成于具有一栅电极和一存储电容器电极的基片上，厚度为500 - 800埃的氮化硅层42形成于可流动有机绝缘层41和不定形硅层50之间。

当仅用一可流动有机绝缘层作为栅绝缘层时，栅绝缘层具有平坦表面。然而，形成于其上的不定形硅层的特性会变坏。因此，在可流动的有机绝缘层41和a-Si层50间插入氮化硅层42，这样，就有可能使a-Si层的厚度小于1,000埃，从而减小光感应泄漏电流。然而，也可以不形成氮化硅层42。

如图8所示，氮化硅(SiN_x)层42仅形成于a-Si层50之下。如果 SiN_x 层形成于整个有机绝缘层上，可流动的有机绝缘层，氮化硅层和钝化层三层都形成于栅极连线区(gate pad region)。由于有机绝缘层的刻蚀率与 SiN_x 不同，在栅极连线区不容易形成接触孔。因此， SiN_x 层除位于a-Si层下的部分之外都被预先除去以使形成接触孔的过程更为简单。

上面未描述的结构类似于本发明第五实施例的TFT基片。

除了各薄膜晶体管的结构外，类似于本发明第二至第四实施例，TFT基片可具有一些其它改进结构以补偿存储电容。

示于图9的本发明第七实施例提出了一种TFT基片，同本发明的第四实施例一样，它具有一形成于存储电容器电极30上的有机绝缘层41部分之上的金属层31。其它结构类似于示于图8的TFT的结构。

根据本发明的第八实施例，刻蚀阻挡层是由有机材料制成的。

图8示出了本发明第八实施例的一刻蚀阻挡型TFT基片的剖视图。根据本发明的第八实施例，同本发明的第六实施例一样，栅绝缘层包括一有机绝缘层和一 SiN_x 层。

由感光有机材料制成的刻蚀阻挡层61形成于a-Si层50和欧姆接触层71和72之间。其它结构类似于示于图9的TFT基片。由于有机材料的介电常数相当低，引起逆转的栅电极和漏极间的寄生电容减小。另外，由于使用刻蚀阻挡层61作为掩模对a-Si层50和 SiN_x 层42进行刻蚀，制造过程相当简单。

上面没有描述的结构类似于本发明第六实施例的TFT基片。

97122912.0

说明书 第8/12页

除了各个薄膜晶体管的结构外,类似于本发明的第二至四实施例,TFT基片可具有一些其它改进结构以补偿存储电容。

示于图 11 的本发明第九实施例提出了一种 TFT 基片,如本发明的第四实施例一样,它具有一形成于存储电容器电极 30 上的有机绝缘层 41 部分上的金属层 31。其它结构类似于示于图 10 所示的 TFT。

图 12 示出了本发明一实施例的一彩色滤光基片的剖视图。如图 12 所示,一彩色滤光层 160 形成于一透明绝缘基片 150 上,一钝化层 170 和一公用电极 180 依次形成于其上。

图 13 示出了本发明一实施例的液晶显示器单元的剖视图。安排 TFT 基片和彩色滤光基片以使彩色滤光片 160 相应于像素电极 140。为保持 TFT 基片和彩色滤光基片间的单元间隙,一圆柱形隔垫 190 形成于彩色滤光基片上。隔垫 190 由感光有机材料制成,且设置在相应于 TFT 基片上的 TFT 的位置。由于 TFT 沟道上有足够厚度的平面化层 100 和 110,隔垫 190 不影响 TFT 的特性。

图 14A 示出了彩色滤光基片的平面布置图,以显示隔垫的位置,图 14B 是图 14A 所示彩色滤光基片沿 XIV - XIV 线的剖视图。图 14A 和 14B 中, R, G 和 B 分别表示红色,绿色和蓝色滤光层。如图 14A 所示,彩色滤光层 160 具有一凹部,隔垫 190 形成在该凹部。

由于隔垫 190 是由感光有机材料通过光刻工艺制成,很容易将隔垫 190 放置在所需位置并使它具有均匀的厚度。例如,如图 14A 和 14B 所示,隔垫 190 可形成于和 TFT 基片上的各薄膜晶体管相应的确切位置,它具有均匀的高度,因而可得到均匀的晶粒间隙。另外,由于 TFTs 被黑色基体所覆盖,而且它们不影响开口率,所以隔垫 190 不减小开口率。而且,由于隔垫 190 不是放置在彩色滤光层 R, G 和 B 上,为了得到不同的单元间隙以优化色彩调整和透射率,彩色滤光层可具有不同的厚度。

由于隔垫 190 具有一定高度,可能会产生一阴影区,在摩擦过程中引起品质降低。然而,由于隔垫 190 的宽度可制造得足够小,阴影区比各薄膜晶体管窄,可由黑色基体 110 屏蔽。

下面将参考图 15A - 17B,叙述本发明实施例中制造液晶显示器的方法。

图 15A, 16A 和 17A 示出了用以说明图 2 和 3 所示的第一实施例的 TFT

97122912.0

说明书 第9/12页

基片的制造方法的中间结构的平面布置图。图 15B, 16B 和 17B 示出了 TFT 基片沿图 15A 的 XV - XV' 线, 图 16A 的 XVI - XVI' 线和 17A 的 XVII - XVII' 线的剖视图。

如图 15A 和 15B 所示, 淀积并构图一约 3,000 Å (埃) 厚的金属图案, 以便在一个透明绝缘基片 10 上形成一个栅电极 20, 一栅极线 21 和一存储电容器电极 30。一栅极绝缘层 40, 一 a - Si 层 50 和一氮化硅层 60 使用 CVD (化学气相沉积) 法顺序沉积于其上。栅极绝缘层 40 的厚度为 3,000 - 6,000 Å, a - Si 层 50 的厚度为 500 - 1,000 Å, 用作刻蚀阻挡层的氮化硅层 60 的厚度为 1,000 - 2,000 Å。

接着, 一层光致抗蚀剂涂于氮化硅层 60 上, 从基片 10 的背部曝光以形成一光致抗蚀剂图案。使用这一光致抗蚀剂图案作为掩模来刻蚀氮化硅层 60, 形成一刻蚀阻挡层 60。

接着, 将重掺杂的 n' - a - Si 层 71 和 72 淀积并刻蚀在 a - Si 层 50。接着, 淀积并构图一约 3,000 Å 厚的一金属图案以形成一源极 80, 一漏极 90 和一数据线 81, n' - a - Si 层 71 和 72 是使用源电极 80 和漏极 90 以及数据线 81 作为掩模进行刻蚀, 形成欧姆接触层 71 和 72。

接着, 如图 16A 和 16B 所示, 通过旋涂法涂上由具有低介电常数和高透射率的有机绝缘材料制成的钝化层 100, 因此钝化层 100 具有平坦表面。钝化层的介电常数最好是 2.4 - 3.7, 它的厚度最好为 2.0 - 4.0 μm, 通过刻蚀钝化层 100, 形成一露出漏极 90 的接触孔 130 和一个露出存储电容器电极 30 的沟槽 120。接触孔 130 和沟槽 120 是通过使用 O₂, SF₆ 和 CF₄ 的干刻蚀法形成的。在有机绝缘材料是感光材料的情况下, 可只进行用掩模曝光和使钝化层 100 显影的步骤。

接着, 如图 17A 和 17B 所示, 淀积一 ITO 层并构图, 以在由栅极线 21 和数据线 81 确定的像素区中形成一像素电极 140。

最后, 如图 2 和 3 所示, 使用像素电极 140 作掩模将钝化层 100 刻蚀一定深度, 将有机黑色光致抗蚀剂填充在钝化层 100 中的沟槽中, 形成具有平坦表面的黑色基体。刻蚀厚度最好为 0.5 - 1.7 μm, 有机黑色光致抗蚀剂的表面电阻等于或大于 10¹⁰ Ω/方, 黑色基体 110 的光学密度等于或大于 2.5。下面将参考图 4 - 6 说明制造具有不同存储电容器的液晶显示器的方法。

97122912.0

说明书 第10/12页

如图4所示,为了制造本发明第二实施例的TFT基片,将钝化层100刻蚀形成一沟槽120后,对栅绝缘层40的暴露部分进行干刻蚀。因而,栅绝缘层40中位于存储电容器电极30上的部分变薄,从而存储电容量增大。此时,为将栅绝缘层40刻蚀到一均匀深度,栅绝缘层可包括具有较大刻蚀选择性的两层,只有上面一层可以被除去。

如图5所示,为了制造本发明第三实施例的TFT基片,在为形成数据线、源、漏电极而沉积一金属层之前,栅绝缘层40中位于存储电容器电极30上的部分被刻蚀以形成一接触孔32。接着,金属图案31与源极80和漏极90同时形成于栅绝缘层40中位于存储电容器电极30上的部分之上,金属图案31通过接触孔32连接到存储电容器电极30上。

如图6所示,为了制造本发明第四实施例的TFT基片,金属图案31与源极80和漏极90同时形成于栅绝缘层40中位于存储电容器电极30上的部分之上。

接着,参考图18和19,其表示图8所示的第六实施例的TFT基片的制造方法。

如图18所示,一厚度为2,500~5,500埃的有机绝缘层41旋涂于具有栅电极20,栅极线(未显示)和存储电容器电极30的透明绝缘基片10上,将一厚度为500~800埃的 SiN_x 层使用CVD法沉积于其上,有机绝缘层41和 SiN_x 层42形成一栅绝缘层40, a-Si层50和n⁺a-Si层70顺序沉积在 SiN_x 层42上。a-Si层50的厚度小于1,000埃。

接着,形成一光致抗蚀剂层并构图,使用光致抗蚀剂图案作为掩模顺序刻蚀n⁺a-Si层70, a-Si层50和 SiN_x 层42。

接着,如图19所示,沉积一金属并构图以形成一源极80,一漏极90和一数据线(未显示),使用源极80和漏极90作掩模刻蚀n⁺a-Si层70,形成一欧姆接触层71和72。

其余过程类似于第一实施例的TFT基片的制造方法。

为制造本发明第七实施例的TFT基片,如图9所示,一金属图案31形成于栅绝缘层40中位于存储电容器电极30上的部分之上,同时形成源极80,金属图案31连接到像素电极140上。

图20和21示出了图10所示的第八实施例的TFT基片的制造方法。

如图20所示,厚度为2,500~5,500埃的有机绝缘层41旋涂于具有栅

97122912.0

说明书 第11/12页

电极 20, 栅极线(未显示)和存储电容器电极 30 的透明绝缘基片 10 上, 使用 CVD 法将厚度为 500 ~ 800 埃的 SiN_x 层 42 沉积于其上。在 SiN_x 层 42 上沉积厚度小于 1,000 埃的 a-Si 层 50, 一层厚度为 3,000 ~ 5,000 埃的正象型感光有机材料涂于其上。Photo BCB、感光聚丙烯可用作有机材料。接着, 5 从基片 10 的背部, 用 200 ~ 600mJ(毫焦耳)的能量从基片 10 的背部将基片 10 曝光, 再使用一掩模用 50 ~ 100mJ 的能量从基片 10 的前部曝光, 该掩模暴露有机绝缘层上变成刻蚀阻挡层的部分。接着对有机绝缘层显影, 形成刻蚀阻挡层 61, 并在温度为 200 ~ 230 °C 的 N_2 环境中退火。

使用刻蚀阻挡层 61 作掩模, 刻蚀 a-Si 层 50 和 SiN_x 层 42。接着沉积 10 一 n'-a-Si 层和一金属层, 并构图以形成一源极 80, 一漏极 90, 一数据线(未显示), n'-a-Si 层 71 和 72 在它们下面。

制造方法的其它工序类似于第一实施例的 TFT 基片的制造方法。

在如图 11 所示的第九实施例的 TFT 基片的制造方法中, 形成 TFT 的方法类似于第八实施例的 TFT 基片的制造方法。其余工序类似于第四实施例的 15 TFT 基片制造方法。

现在, 参考图 12, 下面说明本发明实施例的彩色滤光基片的制造方法, 如图 12 所示, 一彩色抗蚀剂层形成于一透明基片 150 上, 对彩色抗蚀剂层使用光刻工艺来形成彩色滤光层 160。钝化层 170 形成于彩色滤光层 160 上, 一 ITO 公用电极 180 形成于其上。

20 接着, 如图 13 所示, 一有机绝缘层形成于公用电极 180 上并构图以形成一圆柱形隔垫 190。隔垫 190 设置在 TFT 基片上的薄膜晶体管(TFT)上。

最后, 通过装配 TFT 基片和彩色滤光基片制成一空的液晶显示器单元, 液晶显示材料填充在单元中, 如图 13 所示, 加上驱动集成电路以完成液晶显示器。

25 根据本发明, 由于黑色基体是使用像素电极作为刻蚀掩模来形成的, 使开口率增大。另外, 由于钝化层和/或栅绝缘层是由具有平坦表面的有机材料制成, 可以减小图案间的高度差。

在刻蚀阻挡层是由低介电常数的有机绝缘层制成的情况下, 栅电极和漏电极间的寄生电容减小了。

30 另一方面, 由于隔垫是由感光有机材料形成, 隔垫的位置很容易控制。相应地, 通过将隔垫放在合适的位置, 很容易得到均匀的单元间隙, 避免了

97122912.0

说明书 第12/12页

透射率的降低。

在附图和详细说明中，示出了本发明的典型的优选实施例，尽管使用了具体的术语，它们仅用于一般性描述，而不起限制作用，本发明的范畴将在下述的权利要求书中提出。

5

97122912.0

说明书附图

第1/24页

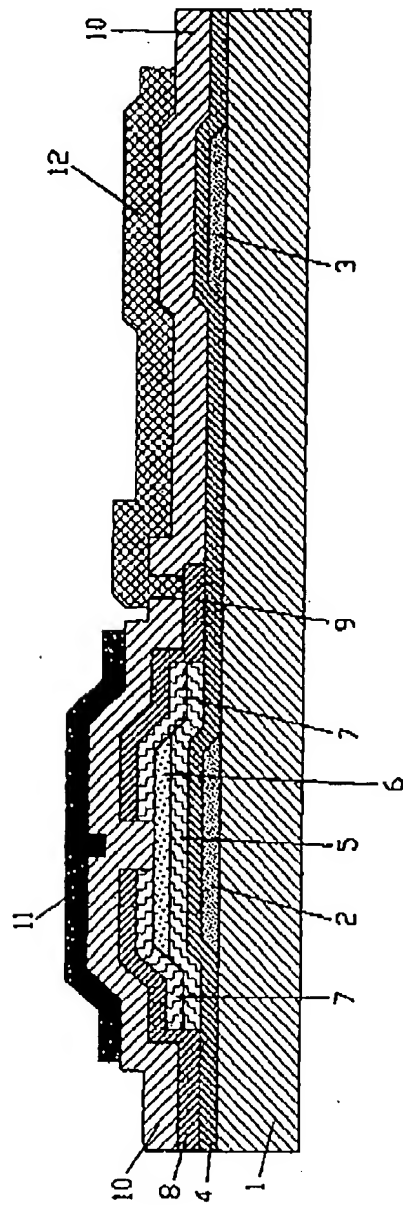


图 1

97122912.0

说明书附图 第3/24页

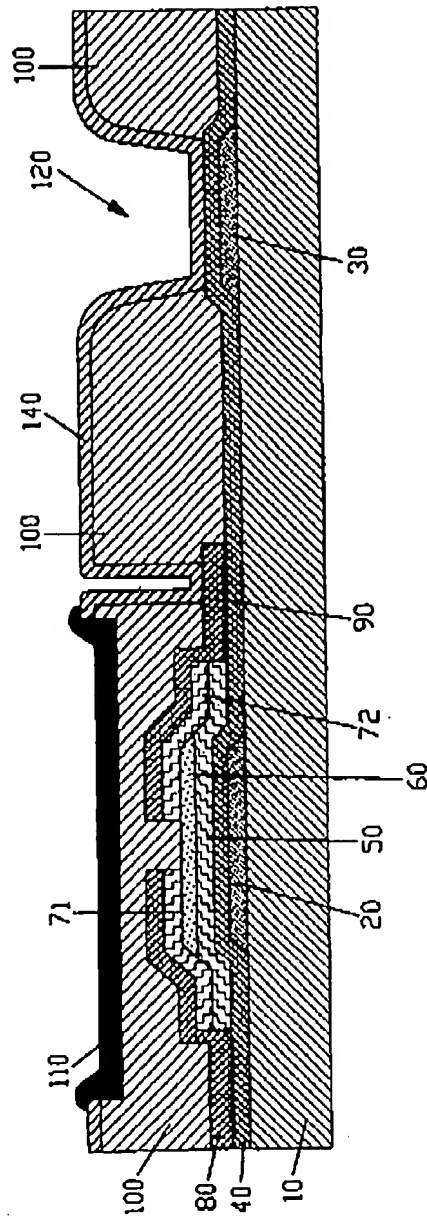


图 3

97122912.0

说明书附图 第4/24页

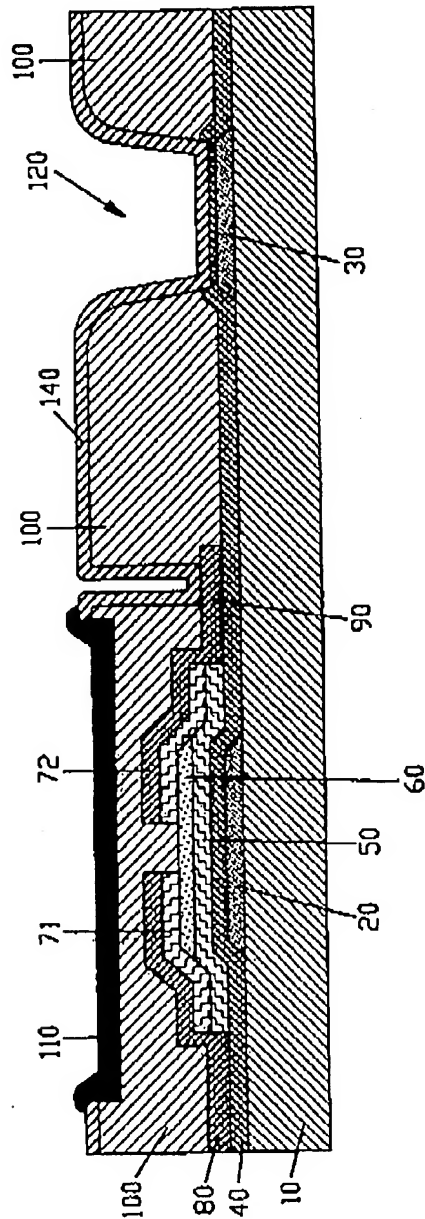


图 4

97122912.0

说明书附图 第5/24页

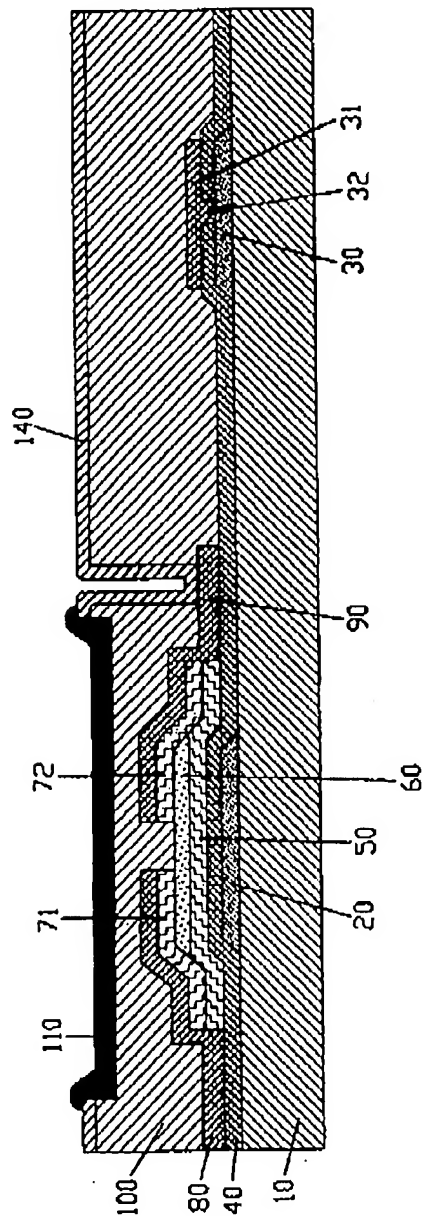


图 5

97122912.0

说明书附图 第6/24页

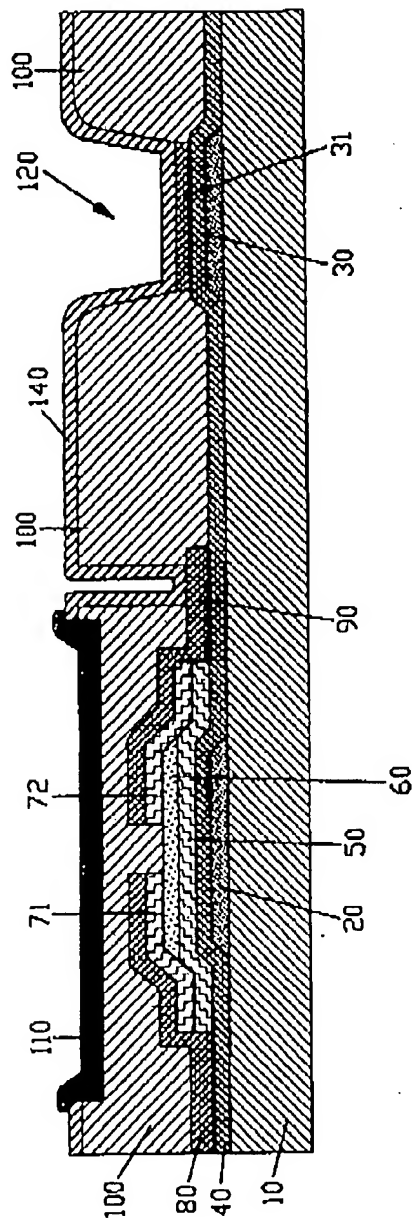


图 6

97122912.0

说明书附图 第7/24页

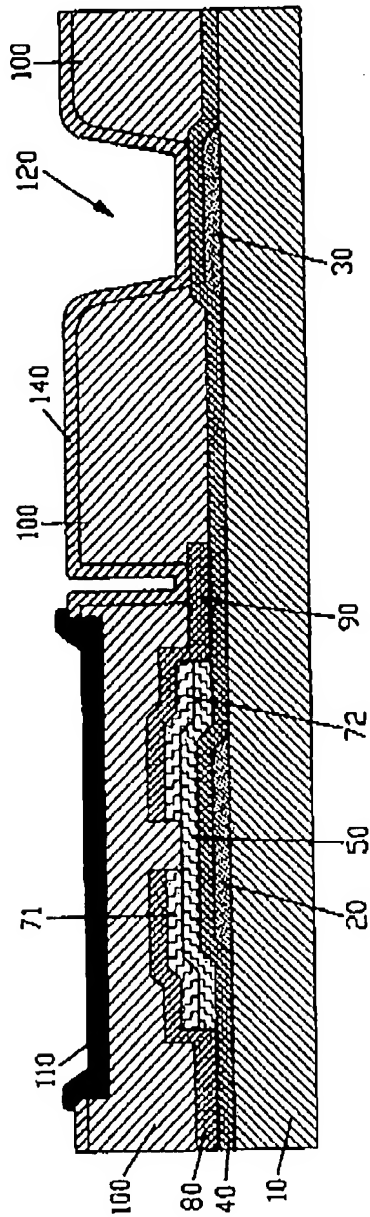


图 7

97122912.0

说明书附图 第8/24页

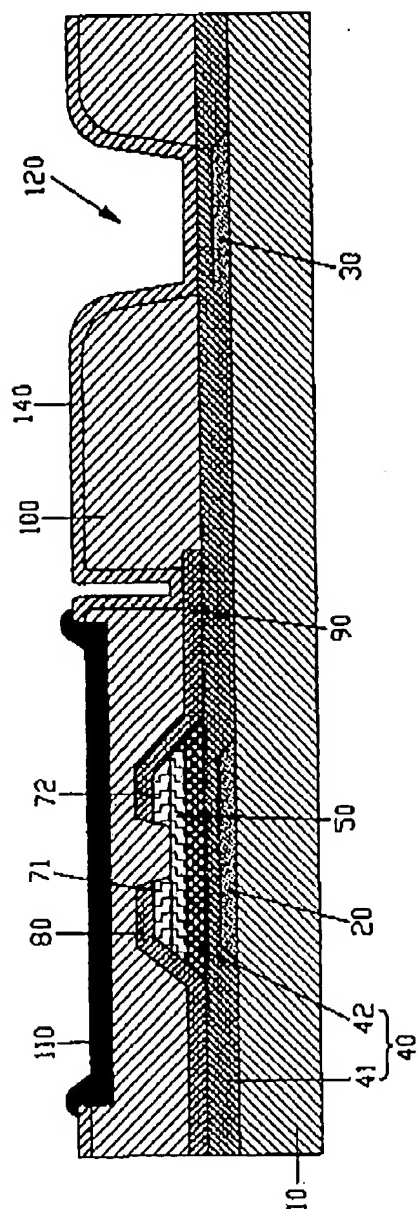


图 8

97122912.0

说明书附图 第9/24页

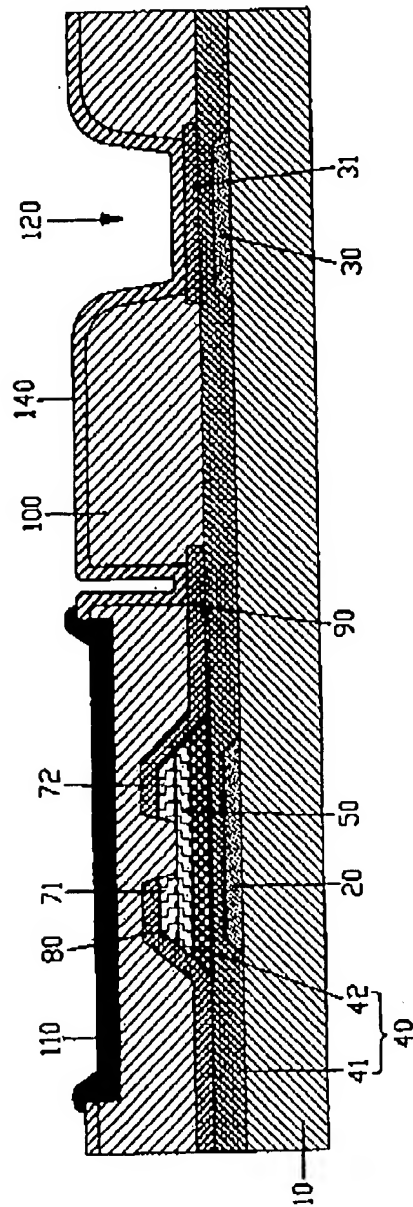


图 9

97122912.0

说明书附图 第10/24页

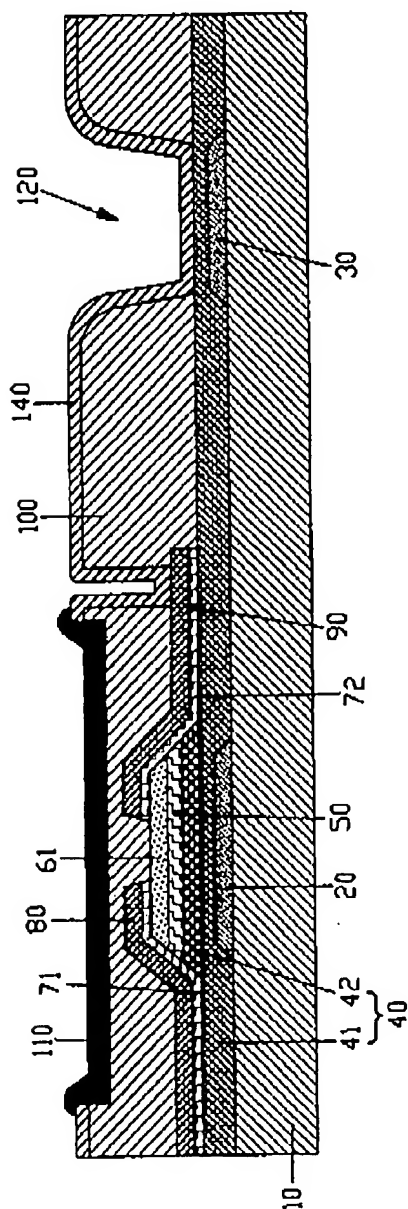


图 10

97122912.0

说明书附图 第11/24页

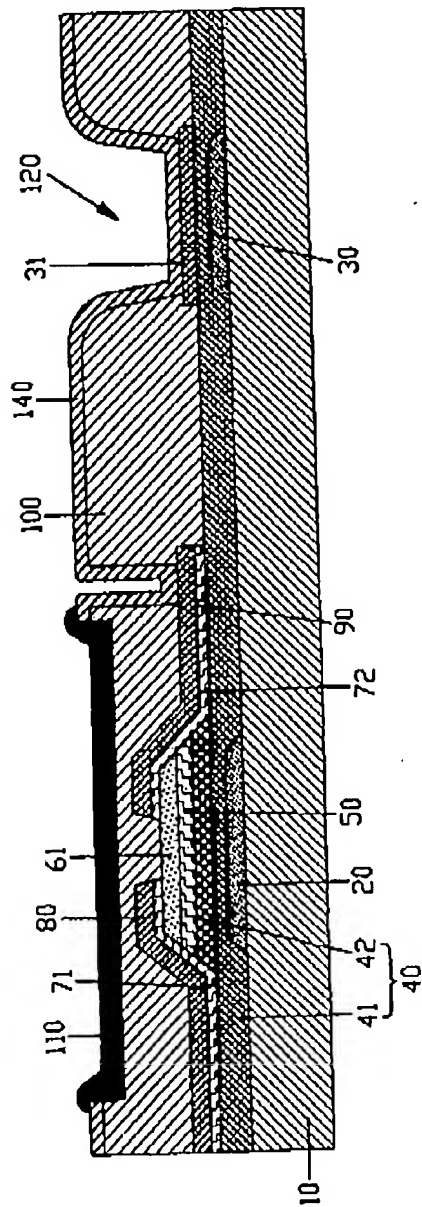


图 11

97122912.0

说明书附图 第12/24页

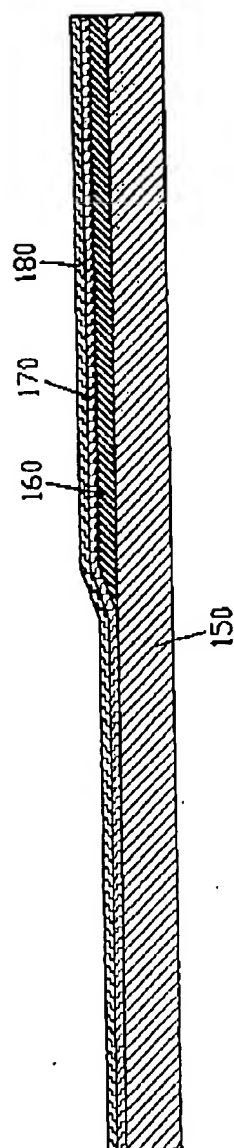


图 12

97122912.0

说明书附图 第13/24页

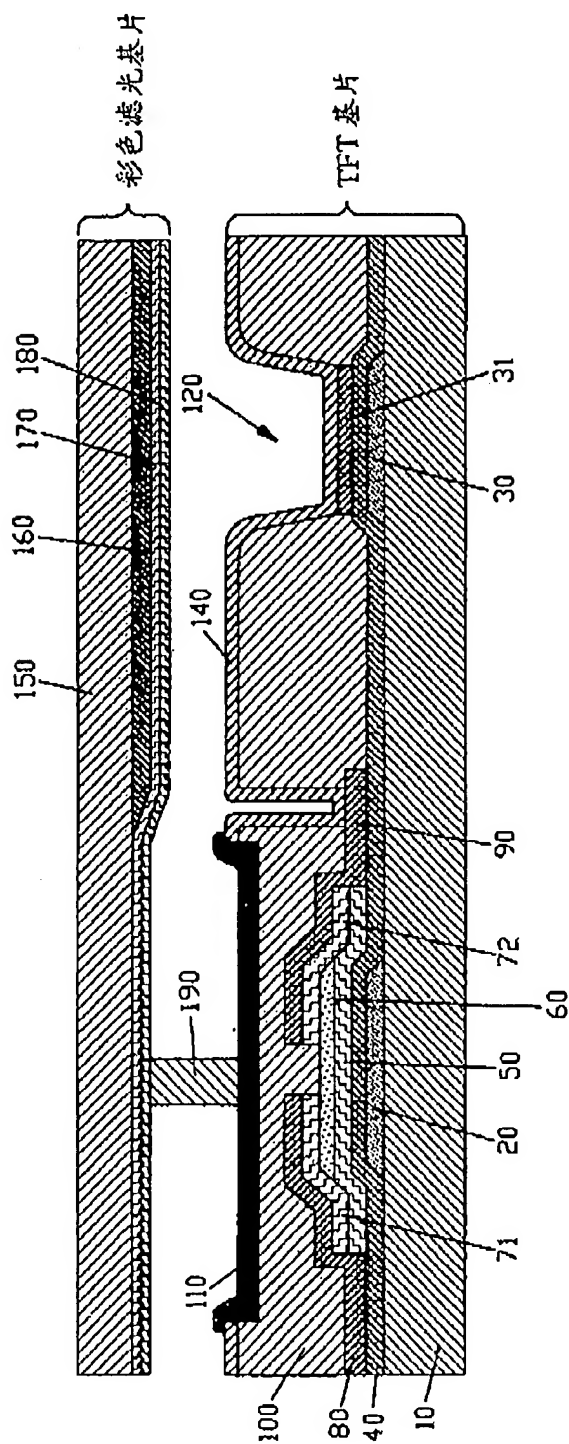


图 13

97122912.0

说明书附图 第14/24页

图 14A

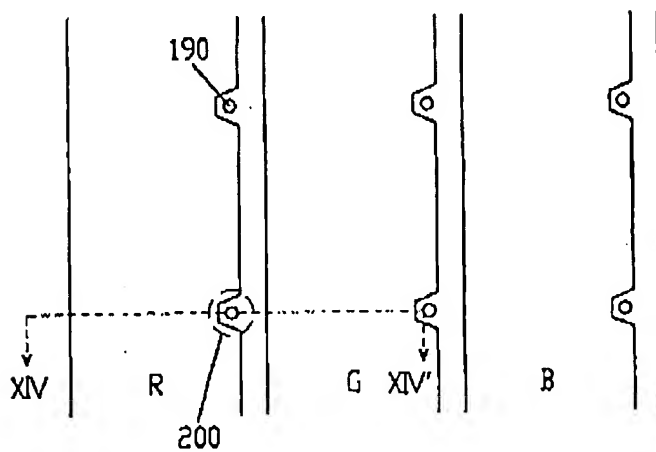
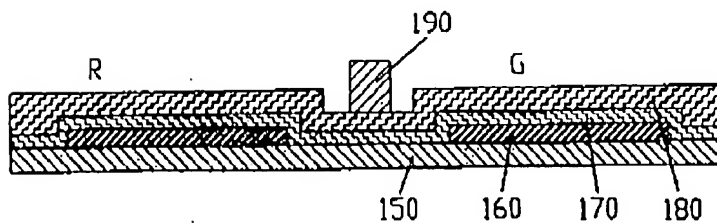


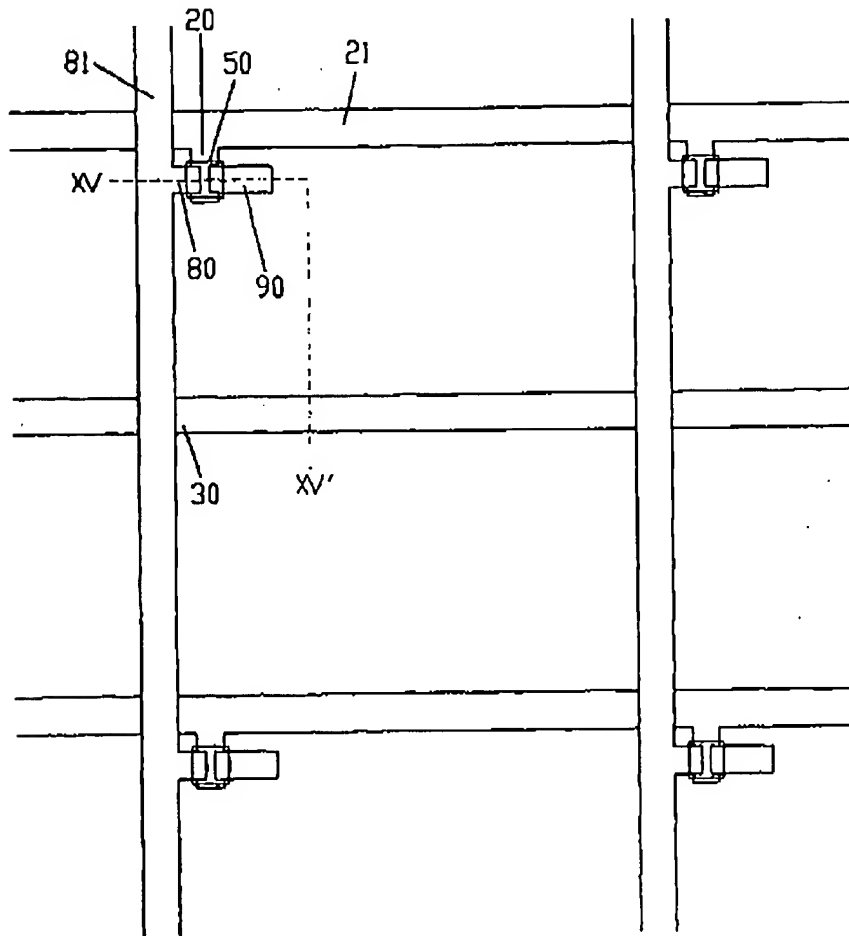
图 14B



97122912.0

说明书附图 第15/24页

图 15A



97122912.0

说明书附图 第16/24页

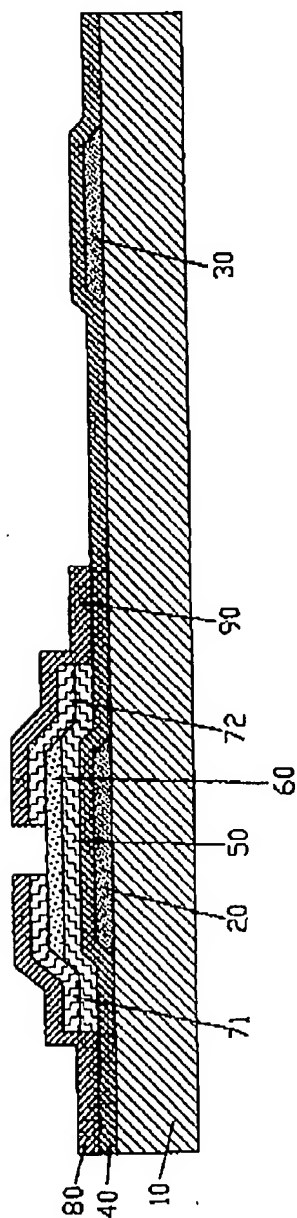


图 15B

97122912.0

说明书附图 第17/24页

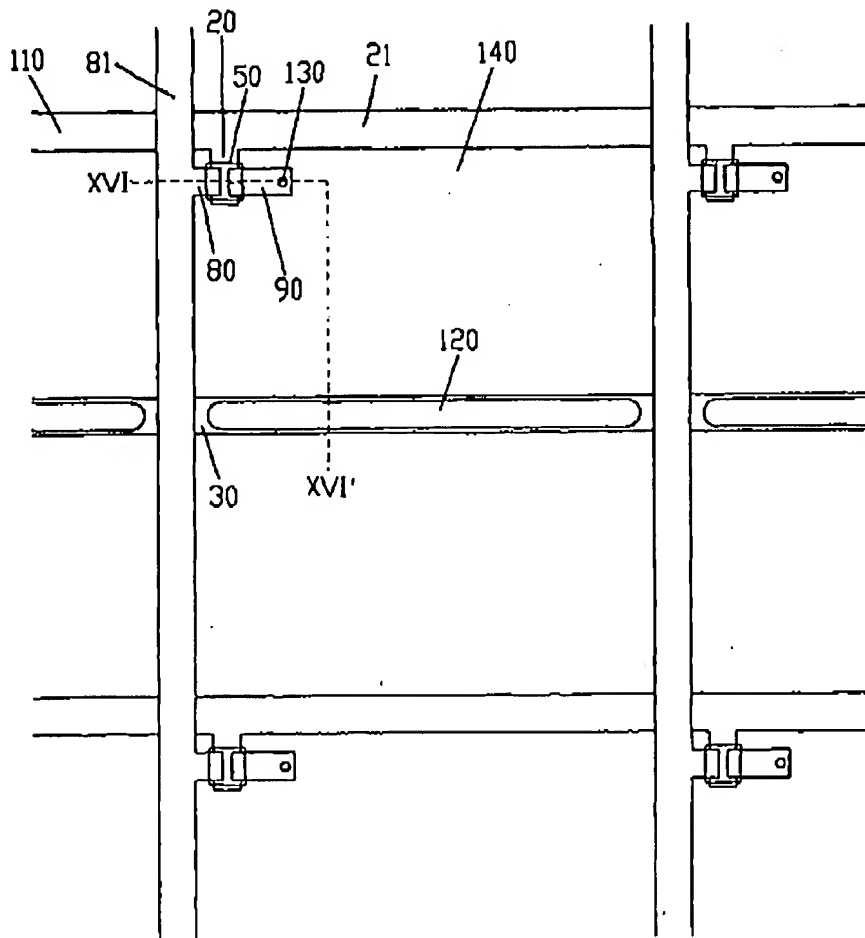


图 16A

97122912.0

说明书附图 第21/24页

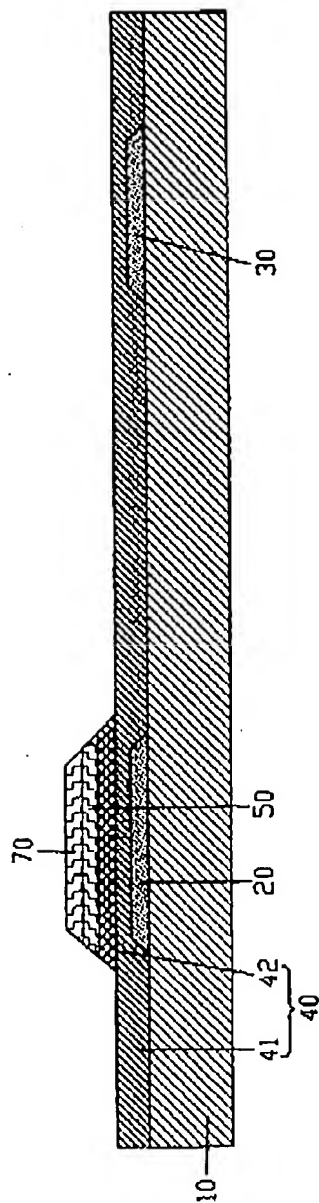


图 18

97122912.0

说明书附图 第22/24页

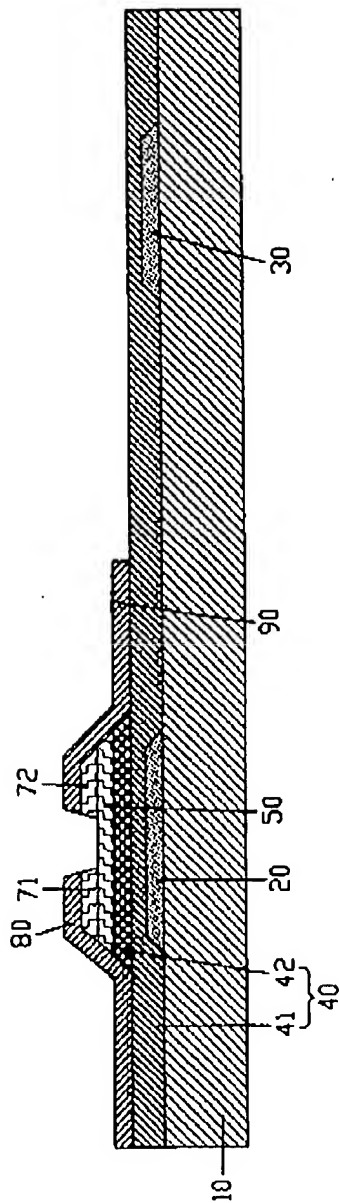


图 19

97122912.0

说明书附图 第23/24页

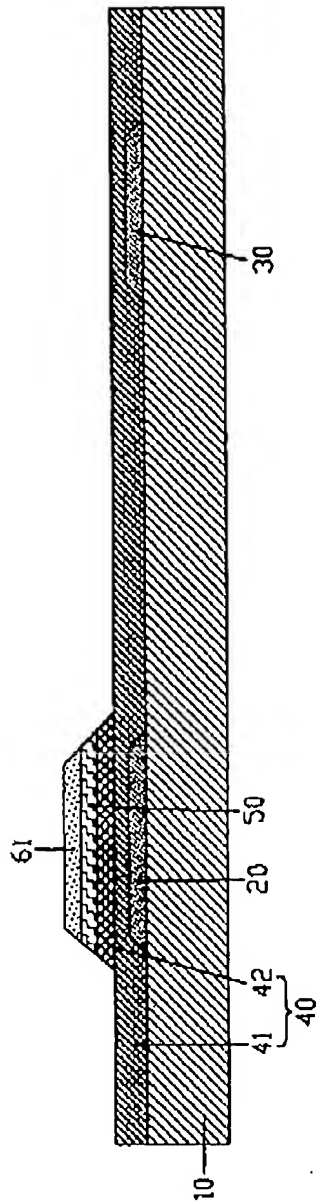


图 20

97122912.0

说明书附图 第24/24页

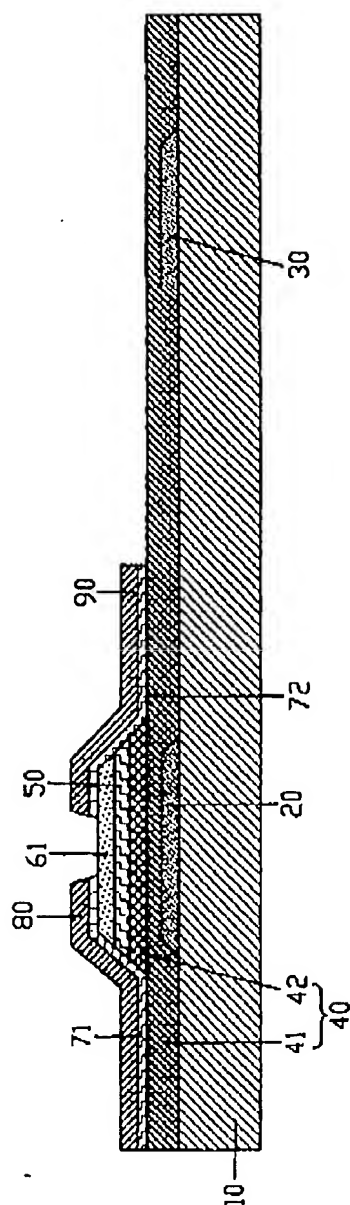


图 21